

# BEST AVAILABLE COPY

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57-178554

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 昭和57年(1982)11月2日

G 06 F 15/21

7165-5B

G 07 G 1/00

8109-3E

発明の数 1

審査請求 未請求

(全 5 頁)

⑮ 責任者別操作時間帯設定方式

⑯ 発明者 大塚哲夫

⑰ 特 願 昭56-63601

⑱ 出 願 昭56(1981)4月27日

⑲ 発明者 石川博行

東京都西多摩郡羽村町栄町3丁目2番1号カシオ計算機株式会社羽村技術センター内

⑳ 出 願 人 カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

㉑ 代理人 弁理士 鈴江武彦 外2名

## 明 願 書

### 1. 発明の名称

責任者別操作時間帯設定方式

### 2. 特許請求の範囲

現在時刻を計数する時計回路と、責任者別識別コードを入力する入力手段と、責任者別の操作時間帯データを記憶する記憶手段と、上記入力手段で責任者別識別コードが指定された際に、上記時計回路から現在時刻を読み出し、上記記憶手段から対応する責任者の時間帯データを読み出し両者を比較する比較手段と、この比較手段により現在時刻が上記操作時間帯データ外であれば処理動作を禁止する禁止手段とを具備したことを特徴とする責任者別操作時間帯設定方式。

### 3. 発明の詳細な説明

この発明は責任者別に電子レジスタを操作可能な時間帯を予め設定しておき、当該時間帯外に電子レジスタが操作された場合には電子レジスタへの登録を禁止するようにした責任者別操

作時間帯設定方式に関する。

従来、電子レジスタを操作することが許可されている人は各人責任者番号を持っており、登録操作前に責任者番号を入力することにより、以後の登録処理を行なっていた。しかし、責任者番号が外部に漏れた場合には外部者でも電子レジスタを操作可能なため防犯上好ましくないという欠点があった。

この発明は上記の点に鑑みてなされたもので、その目的は責任者別に電子レジスタを操作可能な時間帯を予め設定しておき、当該時間帯外に電子レジスタが操作された場合には電子レジスタへの登録を禁止するようにした責任者別操作時間帯設定方式を提供することにある。

以下図面を参照してこの発明の一実施例を説明する。第1図は電子レジスタの全体のブロック図である。第1図において、11はCPU(中央処理装置)で、データを転送する双方向性データバスDB及びアドレスを伝送するアドレスバスAB及び読み出し/書き込み信号等の制御信号

が送られるコントロールバスCBがメモリ13、入力制御部12、表示制御部14、印字制御部15、時計回路16にそれぞれ接続される。また、上記入力制御部12には入力部17が、上記表示制御部14には表示部18が、上記印字制御部15には印字部19が接続される。入力部17はキー操作を行なった場合入力制御部12からのタイミング信号MPに従ってキー入力信号MIを入力制御部12内の入力バッファINへ入力する。また、表示部18は表示制御部14からのディスプレイ信号DI及び表示用バッファD1内のデータをデコードしたセグメント信号SGに従って表示動作を行なう。印字部19は例えばラインプリンタで、印字データの印字位置信号TPを印字制御部15へ送り、この印字位置信号TPと印字制御部15の印字用バッファP1内のデータとの一致によつて生じたハンデ駆動信号HDによりハンマを駆動し、レシート用紙並びにリカーナ用紙に対する印字を行つてゐる。また、上記時計回路16には

Aレジスタ、Bは演算用レジスタ、Xはインデックスレジスタ、Yは置数レジスタ、Zは責任者番号記憶レジスタである。ここで、インデックスレジスタXの内容はアドレス指定回路22に送られる。上記記憶部22より出力される演算データは演算回路23に送出され、その演算結果は記憶部22に入力される。また、上記記憶部22にはデータバスDBを介してデータの授受が行なわれる。そして、演算回路23の判断結果信号は制御回路24に輸入され上記ROM21へ与えられる次のアドレスが変更される。

第3図はメモリ12内の責任者別操作可能な時間表が予め設定される領域21のフォーマットを示すものである。図に示されるように、責任者番号CN1ないしCNnに対応して責任者が操作可能な時間表の開始時刻ST1ないしSTn、終了時刻ET1ないしETnが予め設定されている。

次に、上記のように構成されたこの発明の動作を説明する。電子レジスタの電源オン時には

現在時刻が記憶される現在時刻バッファTMを備えている。

第2図は第1図におけるCPU11の特別な構成を示す図である。同図において、21は各種マイクロプログラムが格納されているROM(リード・オンリ・メモリ)で、このROM21より出力されるアドレス信号はアドレス指定回路22に出力される。このアドレス指定回路22は記憶部22内のレジスタの行及び列アドレスを指定する信号及び外部にアドレスバスABを介してアドレス信号を送出している。上記ROM21は制御回路24に各種制御信号を出力する。この制御回路24はROM21からの各種制御信号に従って動作し、ROM21の次のアドレスを指定する信号、記憶部22に読出し/書き込み信号R/Wを、演算部23に演算信号を、コントロールバスCBを介して読出し/書き込み信号を出力する。上記記憶部22は各種レジスタを備えており、Aは入力部17の操作されたキーのキーコードが記憶されるキー入

第4図に示すようなフローチャートの処理が常に行なわれている。つまり、ステップB<sub>1</sub>において入力制御部12内の入力バッファINの内容が記憶部22内のAレジスタに読み出される。そして、ステップB<sub>2</sub>においてAレジスタに読み出される。そして、ステップB<sub>3</sub>においてAレジスタの内容が「0」か否か判定される。このステップB<sub>3</sub>で、A=0と判定されると上記ステップB<sub>4</sub>の処理に移る。そして、上記ステップB<sub>4</sub>においてAレジスタの内容が「0」でないと判定(つまりキー入力有)されると、ステップB<sub>5</sub>の処理に移る。このステップB<sub>5</sub>において上記Aレジスタに記憶されているキーコードが責任者番号キーに対するコードであるか否か判定される。そしてこのステップB<sub>6</sub>において、責任者番号キーが操作されたと判定された場合にはステップB<sub>7</sub>に進み記憶部22内のXレジスタ「1」が設定される。次に、ステップB<sub>8</sub>においてメモリ12内の責任者番号CNxがBレジスタに読み出される。そして、ステッ

ステップ8<sub>1</sub>に進み、Aレジスタに記憶されている責任者番号とBレジスタに記憶されている責任者番号とが比較される。そして、上記ステップ8<sub>1</sub>において両者が等しくないと判定されるとステップ8<sub>2</sub>においてXレジスタの内容が+1される。次に、ステップ8<sub>2</sub>に進み、Xレジスタの内容と0とが比較される。このステップ8<sub>2</sub>においてXレジスタの内容が0ではないと判定されると上記ステップ8<sub>1</sub>の処理に戻る。一方、このステップ8<sub>2</sub>の処理でXレジスタの内容が0と等しいと判定されるとステップ8<sub>3</sub>に進み、Eレジスタに「0」がセットされる。そして、ステップ8<sub>3</sub>で責任者ランプが点灯される。さらにステップ8<sub>4</sub>でエラーランプが点灯される。つまり、キー入力された責任者番号が予め設定されているどの責任者番号とも一致しない場合にはエラーとされる。ところで上記ステップ8<sub>1</sub>においてYレジスタに記憶されているキー入力された責任者番号と予め設定されている責任者番号のうちの1つとが一致した場合にはステッ

ップ8<sub>1</sub>に進む。そして、このステップ8<sub>1</sub>において、時計回路18のバツファTMに記憶されている現在時刻がAレジスタに読み出される。さらに、ステップ8<sub>1</sub>において、Aレジスタに読み出された現在時刻と開始時刻BT(x)とが比較される。そして、上記ステップ8<sub>1</sub>において $A < BT(x)$ と判定されると前記ステップ8<sub>1</sub>に進む。一方、上記ステップ8<sub>1</sub>において $A \geq BT(x)$ と判定されるとステップ8<sub>1</sub>に進み、Aレジスタに読み出された現在時刻と終了時刻ET(x)とが比較される。このステップ8<sub>1</sub>において $A > ET(x)$ と判定されると前記ステップ8<sub>1</sub>に進み、エラー処理が行なわれる。一方、上記ステップ8<sub>1</sub>において $A \leq ET(x)$ と判定されるとYレジスタに記憶されている責任者番号がEレジスタに書き込まれる。次に、ステップ8<sub>1</sub>に進んで責任者ランプが点灯されて前記ステップ8<sub>1</sub>の処理に戻る。つまり、責任者番号が入力された時間が予め設定されている時間帯内であった場合である。

しかし、前記ステップ8<sub>1</sub>において上記Aレジスタに記憶されているキーコードが責任者番号キーに対するコードではないと判定されると、ステップ8<sub>1</sub>に進み現在のモードが設定モードであるか否か判定される。そして、このステップ8<sub>1</sub>において「NO」と判定されるとステップ8<sub>1</sub>に進んでEレジスタの内容が「0」か否か判定される。つまり、前記ステップ8<sub>1</sub>で処理されたように操作可能な時間帯に責任者番号が入力された場合にはEレジスタに責任者番号が設定されている。そして、このステップ8<sub>1</sub>においてEレジスタの内容が「0」であると判定された場合には前記ステップ8<sub>1</sub>に進む。一方、このステップ8<sub>1</sub>においてEレジスタの内容が「0」でないとして判定されると、ステップ8<sub>1</sub>に進み通常の登録処理が行なわれる。しかし、前記ステップ8<sub>1</sub>において設定モードであると判定されるとステップ8<sub>1</sub>に進む。つまり、「C」キーが操作されたか否か判定される。このステップ8<sub>1</sub>において、「NO」と判定され

ると前記ステップ8<sub>1</sub>に進む。しかし、ステップ8<sub>1</sub>において「YES」と判定された場合にはステップ8<sub>1</sub>に進みYレジスタに「0」が設定される。そして、ステップ8<sub>1</sub>に進みエラーランプが点灯される。

なお、上記実施例においては時間帯データは時間のみとしていたが、日付を含むようにしたデータでも良い。

以上詳述したようにこの発明によれば、責任者別に電子レジスタを操作可能な時間帯を予め設定しておき、当該時間帯外に電子レジスタが操作された場合には電子レジスタへの登録を禁止するようにしたので、電子レジスタの不正使用を防止することができる。また、責任者番号やキーが外部に漏れた場合でも登録を防止することができる。

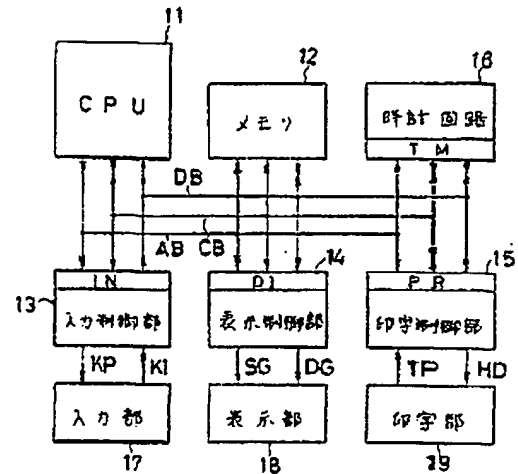
#### 4. 図面の簡単な説明

図面はこの発明の一実施例を示すもので、第1図は電子レジスタの全体のブロック図、第2図は第1図におけるCPUの詳細な構成を示す

第1図

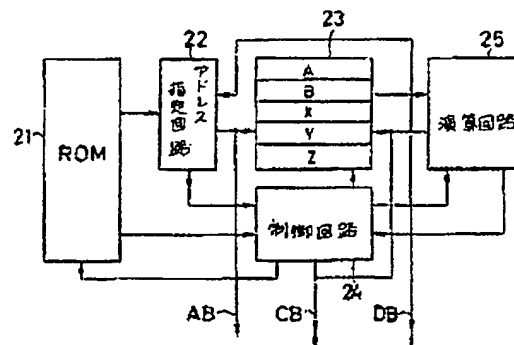
図、第3図は第1図におけるメモリ内の責任者別の操作可能な時間差が予め設定されているデータのフォーマットを示す図、第4図は動作を示すフローチャートである。

11…CPU、12…メモリ、13…入力制御部、14…表示制御部、15…アドレス指定回路、16…記憶部、17…制御回路。

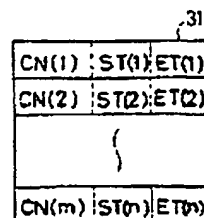


出版人代理人 井澤士 鈴 江 実 彦

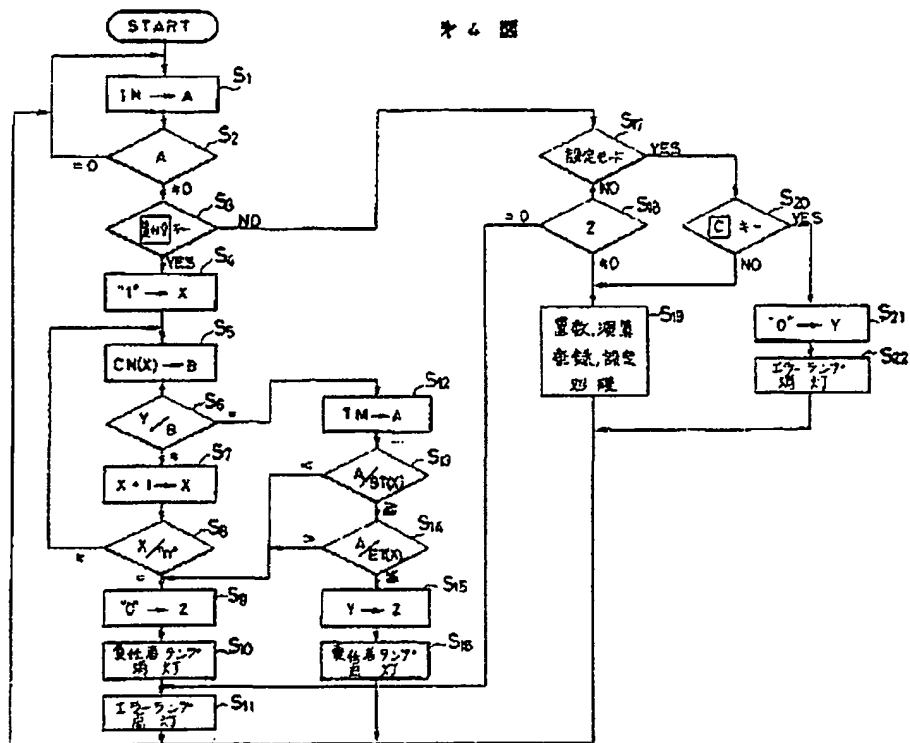
第2図



第3図



第4図



昭 63.10.28 発行

手 続 補 正 書

昭 63.4.12

特許庁長官 小 川 邦 夫 殿

特許法第17条の2の規定による補正の掲載

昭和 58 年特許願第 63601 号(特開 昭 57-178554 号, 昭和 57 年 11 月 8 日 発行 公開特許公報 57-1788 号掲載)については特許法第17条の2の規定による補正があったので下記のとおり掲載する。 6 ( 3 )

Int. Cl. 1	識別記号	庁内整理番号
G08F 15/21 G07C 1/00		7230-5B 8610-3B

1. 事件の表示

特願昭 56 - 63601 号

2. 発明の名称

電子レジスタ

3. 補正をする者

事件との関係 特許出願人,

(144) カシオ計算機株式会社

式  
番 登

4. 代 理 人

住所 東京都千代田区堀の内町117番2号 URSC 4  
〒 100 電 話 03 (552) 8181 (大代通)

氏名 (5847) 弁護士 鈴 江 武 彦

5. 自発補正

6. 補正の対象

発明の名称、明細書、図面

7. 補正の内容

- (1) 発明の名称を「電子レジスタ」に補正する。
- (2) 明細書全文を別紙の通り補正する。
- (3) 図面第3図及び第4図を別紙の通り補正する。

明 細 書

1. 発明の名称

電子レジスタ

2. 特許請求の範囲

現在時刻を計時する計時手段と、責任者識別コードを入力する入力手段と、責任者識別コードと操作時間番とを対応づけて記憶する記憶手段と、上記入力手段により責任者識別コードが入力された際、上記記憶手段に記憶されている内容と上記入力された責任者識別コードと上記計時手段からの現在時刻とに基づき、所定の判断を行なり判断手段とを備え、この判断手段により責任者識別コードが一致し、かつ、現在時刻がその操作時間番内であると判断された場合に、各種規定動作を可能とする電子レジスタ。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、電子レジスタを操作する際、責任者番号を入力し、入力された責任者番号が予め設定された責任者番号と一致した場合に操作可能と

なる電子レジスタに関する。

〔従来の技術〕

従来、電子レジスタを操作することが許可されている人は各人責任者番号を持っており、登録操作前に責任者番号を入力することにより、以後の登録処理を行っていた。

〔発明が解決しようとする課題〕

しかし、このようなものでは、責任者番号が外部に漏れた場合には外部者でも電子レジスタを操作可能のため防犯上好ましくないという欠点があった。

本発明の課題は、責任者番号が外部に漏れた場合における電子レジスタのセキュリティを向上させることである。

〔課題を解決するための手段〕

本発明の手段は次の通りである。

計時手段（時計回路 16 等）は、時刻を計時し、常に現在時刻を更新する。

入力手段（入力制御部 13、入力部 17 等）は、登録操作前に、例えば、責任者番号等の責任者識別

別コードを入力する。

記憶手段（メモリ 12 内の責任者別の操作可能な時間帯が予め設定される領域 11 等）は、責任者番号等の責任者識別コードとその責任者の操作可能な時間帯とを対応づけて記憶する。

判断手段（CPU 11 及びスタンプ 86、91、92、93 等）は、入力手段から責任者識別コードが入力された際、記憶手段に記憶されている内容と、入力された責任者識別コードと、現在時刻とを照らし、責任者識別コードの一致及び、現在時刻がその一致した責任者識別コードに対応する操作時間帯内であるか否かの判断を行なう。

なお、カッコ内は上記各手段が実施例においては、どのように具体化されたかを明瞭にするために参考に付加したものである。

〔作用〕

この発明の手段の作用は次の通りである。

入力手段により、責任者番号等の責任者識別コードが入力されると、判断手段は、記憶手段からその記憶内容、計時手段から現在時刻を夫々読み

出し、さらにこれらと入力された責任者識別コードとを照らし、責任者識別コードの一致及び、現在時刻がその操作時間帯の範囲内であるか否かの判断を行なう。しかして、判断手段により両方の条件を満たすと判断された場合に電子レジスタの各種処理動作が可能となる。

したがって、責任者番号等の責任者識別コードの一致だけでは電子レジスタの各種処理動作は可能とならないので、責任者番号が外部に漏れた場合における電子レジスタのセキュリティを向上させることができる。

〔実施例〕

以下第 1 図～第 4 図を参照して、実施例を説明する。

第 1 図は電子レジスタの全体のブロック図である。第 1 図において、11 は CPU（中央処理装置）で、データを転送する双方向性データバス DB 及びアドレスを転送するアドレスバス AB 及び読み／書きみ信号等の制御信号が送られるコントロールバス CB がメモリ 12、入力制御部 13、表

示制御部 14、印字制御部 15、時計回路 16 にそれぞれ接続される。また、上記入力制御部 13 には入力部 17 が、上記表示制御部 14 には表示部 18 が、上記印字制御部 15 には印字部 19 が接続される。入力部 17 はキー操作を行なった場合入力制御部 13 からのタイミング信号 KP に従ってキー入力信号 KI を入力制御部 13 内の入力バッファ 21 へ入力する。また、表示部 18 は表示制御部 14 からのアドレス信号 DR 及び表示用バッファ 22 内のデータをデコードしたセグメント信号 SO によって表示動作を行なう。印字部 19 は例えばラインプリンタで、印字ドラムの印字位置信号 TP を印字制御部 15 へ送り、この印字位置信号 TP と印字制御部 15 の印字用バッファ 23 内のデータとの一致によって生じたハンマ駆動信号 HD によりハンマを駆動し、シート用紙並びにジャーナル用紙に対する印字を行っている。また、上記時計回路 16 には現在時刻が記憶される現在時刻バッファ 24 を備えている。

第 2 図は第 1 図における CPU 11 の詳細を構成

を示す図である。同図において、 $21$ は各種マイクロプログラムが格納されているROM（リードオンリ・メモリ）で、このROM  $21$ より出力されるアドレス信号はアドレス指定回路  $22$ に出力される。このアドレス指定回路  $22$ は記憶部  $23$ 内のレジスタの行及び列アドレスを指定する信号及び外部にアドレスバス  $A/B$ を介してアドレス信号を送出している。上記ROM  $21$ は制御回路  $24$ に各種制御信号を出力する。この制御回路  $24$ はROM  $21$ からの各種制御信号に従って動作し、ROM  $21$ の次のアドレスを指定する信号、記憶部  $23$ に読出し/書込み信号  $R/W$ を、演算部  $25$ に演算信号を、コントロールバス  $C/B$ を介して読出し/書込み信号を出力する。上記記憶部  $23$ は各種レジスタを備えており、 $A$ は入力部  $17$ の操作されたキーのキーコードが記憶されるキー入力レジスタ、 $B$ は演算用レジスタ、 $X$ はインデックスレジスタ、 $Y$ は減数レジスタ、 $Z$ は責任者番号記憶レジスタである。ここで、インデックスレジスタ  $X$ の内容はアドレス指定回路  $22$ に送られる。上記記憶部

$23$ より出力される演算データは演算回路  $25$ に送出され、その演算結果は記憶部  $23$ に出力される。また、上記記憶部  $23$ にはデータバス  $D/B$ を介してデータの授受が行なわれる。そして、演算回路  $25$ の判断結果信号は制御回路  $24$ に出力され上記ROM  $21$ へ与えられる次のアドレスが変更される。

第3図はメモリ  $13$ 内の責任者別の操作可能な時間帯が予め設定される領域  $21$ のフォーマットを示すものである。図に示されるように、責任者番号  $C/N$  ないし  $C/Na$  に対応して責任者が操作可能な時間帯の開始時刻  $B/T$  ないし  $BTn$ 、終了時刻  $E/T$  ないし  $ETn$  が予め設定されている。

次に、上記のように構成されたこの発明の動作を説明する。電子レジスタの電源オン時には第4図に示すようなフローチャートの処理が常に行なわれている。つまり、ステップ  $8_1$  において入力制御部  $13$ 内の入力バッファ  $14$ の内容が記憶部  $23$ 内の  $A$ レジスタに読み出される。そして、ステップ  $8_2$  において  $A$ レジスタに読み出される。

そして、ステップ  $8_3$  において  $A$ レジスタの内容が「0」か否かが判定される。このステップ  $8_3$  で、 $A=0$ と判定されると上記ステップ  $8_1$  の処理に戻る。そして、上記ステップ  $8_3$  において  $A$ レジスタの内容が「0」でないと判定（つまりキー入力有）されると、ステップ  $8_3$  の処理に移る。このステップ  $8_3$  において上記  $A$ レジスタに記憶されているキーコードが責任者番号キーに対するコードであるか否かが判定される。そしてこのステップ  $8_3$  において、責任者番号キーが操作されたと判定された場合にはステップ  $8_3$  に読み記憶部  $23$ 内の  $X$ レジスタ「1」が設定される。次に、ステップ  $8_4$  においてメモリ  $13$ 内の責任者番号  $C/Na$  が  $B$ レジスタに読み出される。そして、ステップ  $8_5$  に読み  $Y$ レジスタに記憶されている責任者番号と  $B$ レジスタに記憶されている責任者番号とが比較される。そして、上記ステップ  $8_5$  において両者が等しくないと判定されるとステップ  $8_3$  において  $X$ レジスタの内容が  $+1$  される。次に、ステップ  $8_6$  に読み  $X$ レジスタの内容と  $0$  とが比較

される。このステップ  $8_6$  において  $X$ レジスタの内容が  $0$  ではないと判定されると上記ステップ  $8_3$  の処理に戻る。一方、このステップ  $8_6$  の処理で  $X$ レジスタの内容が  $0$  と等しいと判定されるとステップ  $8_6$  に読み  $Z$ レジスタに「0」がセットされる。そして、ステップ  $8_7$  で責任者ランプが消灯される。さらにステップ  $8_8$  でエラーランプが点灯される。つまり、キー入力された責任者番号が予め設定されているどの責任者番号とも一致しない場合にはエラーとされる。ところで上記ステップ  $8_5$  において  $Y$ レジスタに記憶されているキー入力された責任者番号と予め設定されている責任者番号のうちの1つとが一致した場合にステップ  $8_9$  に進む。そして、このステップ  $8_9$  において、時計回路  $16$  のバッファ  $15$  に記憶されている現在時刻が  $A$ レジスタに読み出される。さらに、ステップ  $8_{10}$  において、 $A$ レジスタに読み出された現在時刻と開始時刻  $B/T$  とが比較される。そして、上記ステップ  $8_{10}$  において  $A < B/T$  と判定されると前記ステップ  $8_3$  に進む。一方、



上記ステップ 8<sub>10</sub>において  $A \geq ST(n)$  と判定されるとステップ 8<sub>11</sub>に進み A レジスタに読み出された現在時刻と終了時刻 ET(n)とが比較される。このステップ 8<sub>11</sub>において  $A > ET(n)$  と判定されると前記ステップ 8<sub>10</sub>に進みエラー処理が行なわれる。一方、上記ステップ 8<sub>11</sub>において  $A \leq ST(n)$  と判定されると Y レジスタに記憶されている責任者番号が Z レジスタに書き込まれる。次に、ステップ 8<sub>12</sub>に進んで責任者ランプが点灯されて前記ステップ 8<sub>11</sub>の処理に戻る。つまり、責任者番号が入力された時間が予め設定されている時間帯内であった場合である。

しかし、前記ステップ 8<sub>10</sub>において上記 A レジスタに記憶されているキーコードが責任者番号キーに對するコードではないと判定されると、ステップ 8<sub>13</sub>に進み現在のモードが設定モードであるか否かが判定される。そして、このステップ 8<sub>13</sub>において「NO」と判定されるとステップ 8<sub>10</sub>に進んで Z レジスタの内容が「0」か否かが判定される。つまり、前記ステップ 8<sub>10</sub>で処理されたように操作

可能な時間帯に責任者番号が入力された場合には Z レジスタに責任者番号が設定されている。そして、このステップ 8<sub>13</sub>において Z レジスタの内容が「0」と判定された場合には前記ステップ 8<sub>11</sub>に進む。一方、このステップ 8<sub>13</sub>において Z レジスタの内容が「0」でないと判定されると、ステップ 8<sub>14</sub>に進み通常の登録処理が行なわれる。しかし、前記ステップ 8<sub>13</sub>において設定モードであると判定されるとステップ 8<sub>15</sub>に進み、クリアキー（「C」キー）が操作されたか否かが判定される。このステップ 8<sub>15</sub>において、「NO」と判定されると前記ステップ 8<sub>13</sub>に進む。しかし、ステップ 8<sub>15</sub>において「YES」と判定された場合にはステップ 8<sub>16</sub>に進み Y レジスタに「0」が設定され、Y レジスタを初期化する。そして、ステップ 8<sub>17</sub>に進みエラーランプが点灯される。

なお、上記実施例においては時間帯データは時間のみとしていたが、日付を含むようにしたデータでも良い。

#### 〔発明の効果〕

本発明によれば、責任者番号等の責任者識別コードの一致だけでは電子レジスタは動作しないので、責任者番号が外部に漏れた場合における電子レジスタのセキュリティを向上させることができる。

#### 4. 図面の簡単な説明

図面はこの発明の一実施例を示すもので、第 1 図は電子レジスタの全体のブロック図、第 2 図は第 1 図における CPU の詳細な構成を示す図、第 3 図は第 1 図におけるメモリ内の責任者別の操作可能な時間帯が予め設定されている領域のフォーマットを示す図、第 4 図は動作を示すフローチャートである。

11…CPU、12…メモリ、13…入力制御部、14…表示制御部、15…アドレス指定回路、21…記憶部、22…制御回路。

出版人代理人 井野士 鈴 江 金 彦

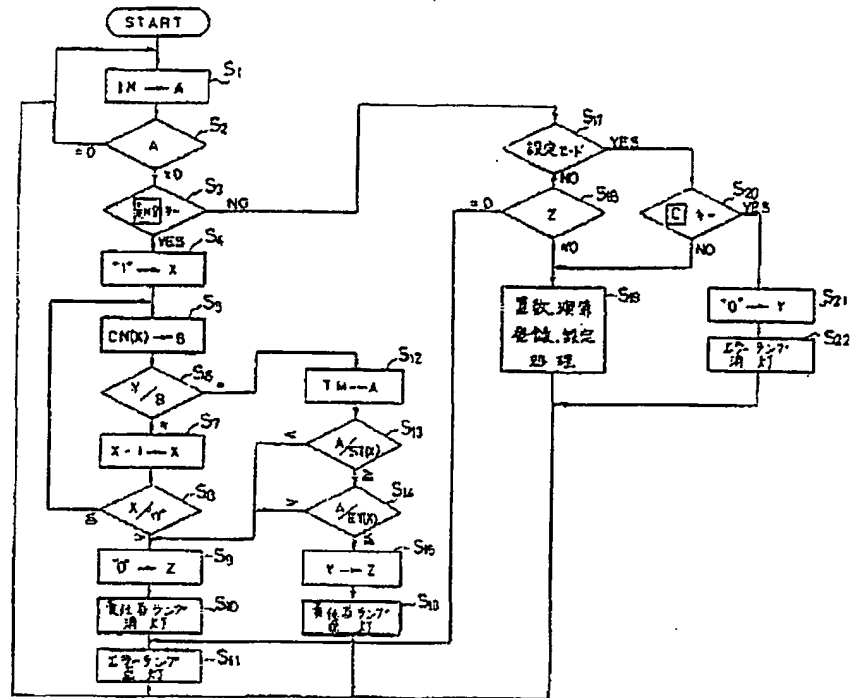
※ 3 図

<sup>31</sup>  

CN(1)	ST(1)	ET(1)
CN(2)	ST(2)	ET(2)
}		
CN(n)	ST(n)	ET(n)

昭 63.10. 28 発行

第 4 図



手 続 補 正 書

昭和 年 63.7.18 日

特許庁長官 吉 田 文 蔵 殿

1. 事件の表示

特願第 56-63601 号

2. 発明の名称

電 子 レ リ ス タ

3. 補正をする者

事件との関係 特許出願人

(144) カシオ計算機株式会社

4. 代 理 人

東京都千代田区霞が関3丁目7番2号 UBSビル

〒100 電話 03(502)3181 (大代表)

(5847) 弁護士 鈴 江 実 彦

5. 補正命令の日付

昭和63年6月28日

6. 補正の対象

昭和63年4月12日付提出の手続補正書の図面

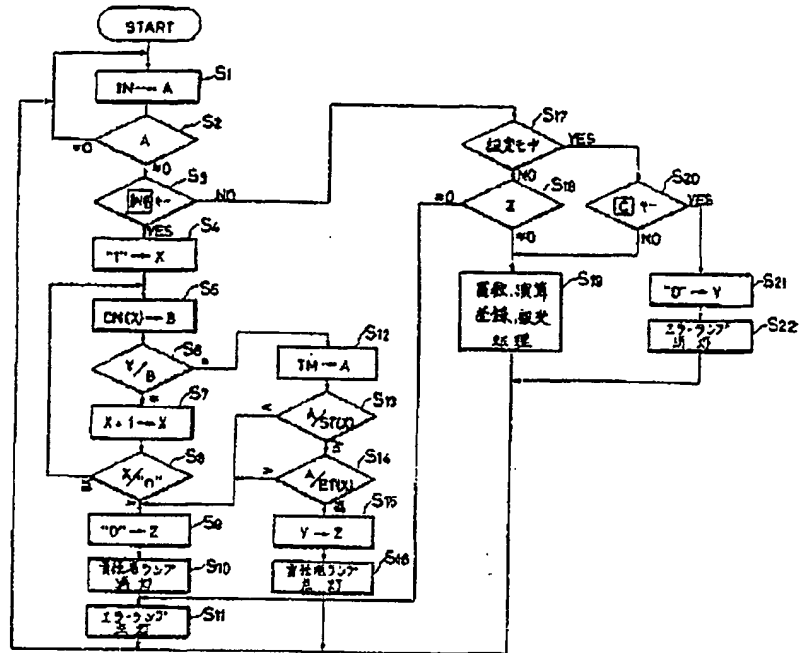
7. 補正の内容

図面第4図の序文(内容に変更なし)



(17)

第 4 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**